

CP3. Diseño de Sistemas Digitales con PLDs

Los dispositivos lógicos programables (FPGA y CPLD) son un tipo de circuitos integrados con celdas prediseñadas y configurables muy adecuadas para prototipado de sistemas digitales y bajos volúmenes de producción. Actualmente, estos dispositivos combinan microprocesadores con la lógica programable que permiten implementar arquitecturas especializadas de procesamiento y sistemas HW/SW complejos..

Contenidos

Síntesis lógica, simulación y análisis.
Lenguajes de descripción hardware.
Diseño y programación SoC con Xilinx Vivado.
Diseño de sistemas empotrados: co-diseño HW/SW.
Técnicas de optimización y análisis de diseño.

Facilidades

Tarjetas Digilent Zybo ARM/FPGA SoC Trainer.
Xilinx Vivado Design Suite.
Linux-PCs 2GB/Linux Server i7-32 GB-2 TB.
Soporte documental de contenidos.

Profesorado

J. A. Moreno (Responsable), Profesor Titular de Escuela Universitaria de Tecnología Electrónica, UEx.
J. V. Valverde, Profesor Titular de Escuela Universitaria de Tecnología Electrónica, UEx.

Organización/Fechas

4,5 Créditos (30 h presenciales + 15 h no presenciales)
8-Noviembre-2017 al 11-Enero-2018
2 Tardes/semana (sesiones de 3 horas)

