

CP7. Diseño *Full-Custom* de ASICs

El diseño *full-custom* de CIs es una metodología de diseño que define desde la disposición individual de transistores hasta el conexionado entre ellos. Dicha metodología optimiza el área en silicio y las prestaciones del chip, pero a cambio requiere un buen conocimiento de la tecnología de fabricación y de los dispositivos.

Contenidos

Tecnología de fabricación VLSI: evolución y límites
CIs continuos en el tiempo y datos muestreados.
Flujo de diseño de ASIC *full-custom*.
Extracción de parásitos. Verificación *post-layout*.

Facilidades

Entorno CADENCE de diseño de circuitos integrados.
Acceso a kits de diseño y librerías de celdas.
Soporte documental de contenidos.

Profesorado

J. M. Carrillo (Responsable), Profesor Titular de Universidad de Tecnología Electrónica, UEx.
J. L. Ausín, Profesor Titular de Universidad de Tecnología Electrónica, UEx.
R. Pérez-Aloe, Profesora Titular de Universidad de Tecnología Electrónica, UEx
J. F. Duque, Catedrático de Universidad de Tecnología Electrónica, UEx.

Organización/Fechas

9 Créditos (66 h presenciales + 24 h no presenciales)
15-Enero-2018 al 18-Abril-2018
2 Tardes/semana (sesiones de 3 horas)

